

補外法を用いた並列任意精度 ODE Solver の実装と PC cluster における性能評価

Implementation of Parallelized Arbitrary Precision ODE Solvers using Extrapolation Methods and Evaluation of its Performance on PC clusters

幸谷智紀*, 野比のび太**

Tomonori KOUYA* and Nobita NOBI**

Abstract: In this paper, we firstly describe how to construct "cs-pcluster2" as our new Pentium IV-based PC cluster. Secondly, the performance of cs-pcluster2 are evaluated by using BNCpack and MPIBNCpack. BNCpack is a multiple precision numerical calculation library with GMP+MPFR, and MPIBNCpack is parallelized BNCpack with MPI. Thirdly, our arbitrary precision ODE solvers based on extrapolation methods and its availability are described by numerical examples of the resonance problem. Lastly, we apply the ODE solvers to a linear ODE on cs-pcluster2 and evaluate the performance.

1. 初めに

本稿では、Pentium IV を用いた PC cluster(cs-pcluster2) の概要と、その上で動作する補外法を用いた並列分散型任意精度常微分方程式 (ODE) Solver について述べる。ここで言う「任意精度」とは、今井ら⁶⁾ が使用している「無限精度」という用語と同義である。この二つの用語は、「理論誤差 (打切り誤差)」を任意に調整することが可能な数値計算アルゴリズムに、「丸め誤差」の大きさを任意に調節できる多倍長浮動小数点数を組み合わせて使用する、ということの意味する。「無限精度」という用語は今井らが Trade mark として利用しているので、本稿では「任意精度」という用語をこの意味で使用する。

昨年度は、Pentium III を用いた PC cluster(cs-pcluster¹⁶⁾) の上で動作する、並列分散型多倍長数値計算ライブラリ MPIBNCpack^{12,4)} を開発し、その有用性について議論してきた。このライブラリは、GMP¹⁾, MPFR²⁾, BNCpack³⁾ を IEEE754/多倍長数値計算部分に用い、並列分散化には MPI の実装系である mpich¹¹⁾ を用いて構築されたものである。

cs-pcluster は、著者が本学に着任した際、卒業研究用及び学生実験用に購入した PC を組み合わせて構築したものである。PC cluster は、単なるネットワークにつながっている PC 群であり、コストパフォーマンスの高い、汎用性のある技術である。本学のような大学においては、通常の講義・実習実験・卒業研究全てに利用しつつ、研究用の大規模な数値計算を行う、という利用のされ方が望ましいが、現状の cs-pcluster では能力的に不足しつつあると感じていた。ことに、近年盛んになりつつある動画を中心としたマルチメディア用途には適さない。そのため、よりコストパフォーマンスの高い汎用 PC cluster に移行すべく、学内研究費を申請し、今回認められるに至った。

以下、学内研究費によって実現された cs-pcluster2 と、その上で動作する任意精度 ODE solver について解説する。

2. cs-pcluster2 の概要

cs-pcluster は、前述の通り、著者が 1999 年に着任した際に購入した PC を組み合わせて構築したものである。購入当時におい

ては最新の CPU(Pentium III 1GHz, P3) であったが、e-Learning には不可欠な、動画を用いたマルチメディア教材を自在に編集するのは不可能である。そのためには Hyper-Threading(HT) 機能を備え、大きな Cache メモリを積んだ Pentium IV(P4) レベルの CPU が最低でも必要である。これは Pentium III と同じ IA-32 アーキテクチャで改良を加えたものであり、コンシューマ向けの CPU という位置づけなので、SMP マシンにも利用される Xeon や Opteron といった CPU に比べると価格が安く抑えられている。次期 CPU としてアナウンスされていた Prescott は、パフォーマンス向上に疑問符が付く割には発熱及び消費電力の問題があるという報道⁷⁾ もあり、購入するのは現状の Pentium IV がふんだんに供給されている本年 (2003 年) が好機であると思われた。

また、ネットワーク技術も FastEthernet(100BASE) から GigabitEthernet(GbE, 1000BASE) へ移りつつあり、安価な GbE Network Interface Card(NIC) や Switching Hub が多く出回るようになってきている。そのパフォーマンスを遅延なく発揮させるには現状の 32bit PCI バスに刺さった NIC ではなく、CSA (Communication Streaming Architecture) で規定されているように、帯域に余裕のある位置に接続された GbE インターフェースか、バス幅が拡張された PCI Express をフルに活用する GbE NIC が必要である。しかし後者は一部のサーバ向け高価格マザーボードに搭載される程度にしか普及しておらず、前者に比べて将来性はあるものの、コストパフォーマンスはまだ高止まりしている感がある。一方、CSA 接続の GbE を備えた低価格マザーボードは 2003 年頃から出回るようになっていた。

以上の方針に従い、既存の 100BASE NIC や機器、グラフィックボードを流用して、極力コストをかけず、Table 1 に示すようなスペックの PC、及び GbE 機材を購入することとした。また、既存の Web サーバ (cs-www, cs-hera 等) を生かした Web cluster の実験環境も併せて整えることが出来るよう、ネットワーク構成を考えた結果、Fig.1 のようになった。

PC は全てパーツ単位で購入し、著者のゼミ学生 (情報システム学科 3 年生 8 名) に組立作業を行ってもらった。その様子を Fig.2 に示す。当学科のネットワークシステム実験では、当学科教員の小嶋が長年 PC の組み立て作業を指導しており、当ゼミ学生は全員はその体験者である。そのため、特に指導することもなく組立作業は 1 コマ (90 分) 程度で終了した。後

2004 年 2 月 27 日 受理

*理工学部 情報システム学科

**東京都立藤子 F 高等学校